

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Tetsujiro KONDO, et al.

GAU: Unassigned

SERIAL NO: New Utility Application

EXAMINER: Unassigned

FILED: Herewith

FOR: DATA FORMAT TRANSCODING APPARATUS AND ASSOCIATED METHOD

REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS
ALEXANDRIA, VIRGINIA 22313

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number _____, filed _____, is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of 35 U.S.C. §119(e):
Application No. _____ Date Filed _____

- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	2002-266328	September 12, 2002

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. _____ filed _____
- ☐ were submitted to the International Bureau in PCT Application Number _____
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. _____ filed _____ ; and
- ☐ (B) Application Serial No.(s) _____
☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.



Bradley D. Lytle

Registration No. 40,074

Customer Number

22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 05/03)

Scott A. McKeown
Registration No. 42,866

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 9月12日

出 願 番 号

Application Number:

特願2002-266328

[ST.10/C]:

[JP2002-266328]

出 願 人

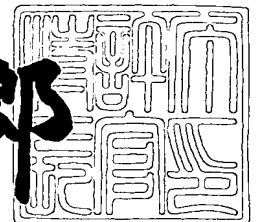
Applicant(s):

ソニー株式会社

2003年 5月27日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3039004

【書類名】 特許願

【整理番号】 0100705504

【提出日】 平成14年 9月12日

【あて先】 特許庁長官殿

【国際特許分類】 H03M 5/00

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 近藤 哲二郎

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 西片 丈晴

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 近岡 志津男

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 山元 左近

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100082131

【弁理士】

【氏名又は名称】 稲本 義雄

【電話番号】 03-3369-6479

【手数料の表示】

【予納台帳番号】 032089

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9708842

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 データ処理装置およびデータ処理方法、記録媒体、並びにプログラム

【特許請求の範囲】

【請求項 1】 入力データに予測係数を用いて所定の予測演算を施すデータ処理装置において、

学習を行うことにより求められた第 1 の予測係数を保持する第 1 の保持手段と、

前記第 1 の予測係数の変換を指示する指示手段と、

前記指示手段により変換が指示された場合、所定の変換方式に基づいて、前記第 1 の保持手段により保持されている前記第 1 の予測係数から第 2 の予測係数を演算する第 1 の演算手段と

を備えることを特徴とするデータ処理装置。

【請求項 2】 前記第 1 の演算手段は、前記指示手段により変換が指示された場合、前記第 2 の予測係数を演算して出力し、前記指示手段により変換が指示されない場合、前記第 2 の予測係数を演算せずに、前記第 1 の予測係数をそのまま出力し、

前記第 1 の演算手段により出力された前記第 1 の予測係数または前記第 2 の予測係数を保持する第 2 の保持手段をさらに備える

ことを特徴とする請求項 1 に記載のデータ処理装置。

【請求項 3】 前記入力データからクラスを決定するための第 1 のデータを抽出する第 1 の抽出手段と、

前記第 1 の抽出手段により抽出された前記第 1 のデータに基づいて、前記クラスを決定する決定手段と、

前記入力データから演算するための第 2 のデータを抽出する第 2 の抽出手段と、

前記第 2 の抽出手段により抽出された前記第 2 のデータと、前記第 2 の保持手段により保持されている前記第 1 の予測係数または前記第 2 の予測係数に基づいて、出力データを演算する第 3 の演算手段と

をさらに備え、

前記第 2 の保持手段は、前記決定手段により決定された前記クラスに対応する前記第 1 の予測係数または前記第 2 の予測係数を前記第 3 の演算手段に供給することを特徴とする請求項 2 に記載のデータ処理装置。

【請求項 4】 前記第 1 の予測係数は、前記入力データに対応する生徒信号としての第 3 のデータと、前記出力データに対応する教師信号としての第 4 のデータに基づき、前記クラス毎に演算された予測係数である

ことを特徴とする請求項 3 に記載のデータ処理装置。

【請求項 5】 前記入力データは、コンポジット信号のデータであり、前記出力データは、コンポーネント信号のデータまたはコンポーネント信号のデータを前記変換方式で変換したデータである

ことを特徴とする請求項 3 に記載のデータ処理装置。

【請求項 6】 外部より入力されたデータと、前記第 3 の演算手段により生成された前記出力データ的一方を選択し、デコードするデコード手段をさらに備える

ことを特徴とする請求項 3 に記載のデータ処理装置。

【請求項 7】 前記指示手段は、前記変換方式もさらに指示し、前記第 1 の演算手段は、前記指示手段により指示された前記変換方式に基づいて、前記第 1 の保持手段により保持されている前記第 1 の予測係数から前記第 2 の予測係数を演算する

ことを特徴とする請求項 1 に記載のデータ処理装置。

【請求項 8】 前記第 1 の演算手段は、前記変換方式に対応する変換式を保持し、前記指示手段により指示された前記変換方式に応じて、前記変換式を選択する第 3 の保持手段を備え、前記第 3 の保持手段により保持された前記変換式に基づいて、前記第 1 の予測係数から前記第 2 の予測係数を演算する

ことを特徴とする請求項 7 に記載のデータ処理装置。

【請求項 9】 前記第 3 の保持手段は、前記変換方式に対応する前記変換式として、直交変換に対応する変換式を保持する

ことを特徴とする請求項 8 に記載のデータ処理装置。

【請求項 1 0】 入力データに予測係数を用いて所定の予測演算を施すデータ処理装置のデータ処理方法において、

保持されている、学習を行うことにより求められた第 1 の予測係数の変換を指示する指示ステップと、

前記指示ステップの処理により変換が指示された場合、所定の変換方式に基づいて、保持されている前記第 1 の予測係数から第 2 の予測係数を演算する演算ステップと

を含むことを特徴とするデータ処理方法。

【請求項 1 1】 入力データに予測係数を用いて所定の予測演算を施すプログラムであって、

保持されている、学習を行うことにより求められた第 1 の予測係数の変換を指示する指示ステップと、

前記指示ステップの処理により変換が指示された場合、所定の変換方式に基づいて、保持されている前記第 1 の予測係数から第 2 の予測係数を演算する演算ステップと

を含むことを特徴とするコンピュータが読み取り可能なプログラムが記録されている記録媒体。

【請求項 1 2】 入力データに予測係数を用いて所定の予測演算を施すプログラムであって、

保持されている、学習を行うことにより求められた第 1 の予測係数の変換を指示する指示ステップと、

前記指示ステップの処理により変換が指示された場合、所定の変換方式に基づいて、保持されている前記第 1 の予測係数から第 2 の予測係数を演算する演算ステップと

をコンピュータに実行させることを特徴とするプログラム。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、データ処理装置およびデータ処理方法、記録媒体、並びにプログラ

ムに関し、特に、入力データを他の形式のデータに変換した後、さらに直交変換が施された信号に変換する場合に用いて好適なデータ処理装置およびデータ処理方法、記録媒体、並びにプログラムに関する。

【 0 0 0 2 】

【従来の技術】

従来のNTSC (National Television System Committee) 方式のテレビジョン信号のデコーダは、信号が輝度信号Yにクロマ信号Cを平衡変調して多重化を行ってエンコードされるため、輝度信号Yとクロマ信号Cとを分離 (Y/C分離) する構成となっている (例えば、特許文献1 参照)。

【 0 0 0 3 】

また、MPEG(Moving Picture Experts Group)方式の映像信号のデコーダは、信号をブロック単位に区切り、DCT (Discrete Cosine Transform) を行った後で、量子化やジグザグスキャン等を行いエンコードされるため、テーブルに基づいて量子化データを求め、IDCT(Inverse Discrete Cosine Transform)を行う構成となっている (例えば、特許文献2 参照)。

【 0 0 0 4 】

【特許文献1】

特開2000-138949号公報 (第3 ページ、図1)

【 0 0 0 5 】

【特許文献2】

特開2001-320277号公報 (第15 - 第16 ページ、図20)

【 0 0 0 6 】

【発明が解決しようとする課題】

このように、エンコードされた信号をデコードする場合、デコーダの構成をエンコーダの構成 (処理) に合わせる必要があるため、1つの装置で、複数のエンコード方式の入力信号を処理させようとした場合、各エンコード方式に合わせたデコーダを用意しなければならず、装置全体としての規模が増大するという課題があった。

【 0 0 0 7 】

本発明は、このような状況に鑑みてなされたものであり、入力信号をデコードする際、規模を大きくすることなく、1つの装置で2つ以上の異なる形式の信号を生成することができるようにするものである。

【0008】

【課題を解決するための手段】

本発明のデータ処理装置は、学習を行うことにより求められた第1の予測係数を保持する第1の保持手段と、第1の予測係数の変換を指示する指示手段と、指示手段により変換が指示された場合、所定の変換方式に基づいて、第1の保持手段により保持されている第1の予測係数から第2の予測係数を演算する第1の演算手段とを備えることを特徴とする。

【0009】

第1の演算手段は、指示手段により変換が指示された場合、第2の予測係数を演算して出力し、指示手段により変換が指示されない場合、第2の予測係数を演算せずに、第1の予測係数をそのまま出力し、第1の演算手段により出力された第1の予測係数または第2の予測係数を保持する第2の保持手段をさらに備えるようにすることができる。

【0010】

入力データからクラスを決定するための第1のデータを抽出する第1の抽出手段と、第1の抽出手段により抽出された第1のデータに基づいて、クラスを決定する決定手段と、入力データから演算するための第2のデータを抽出する第2の抽出手段と、第2の抽出手段により抽出された第2のデータと、第2の保持手段により保持されている第1の予測係数または第2の予測係数に基づいて、出力データを演算する第3の演算手段とをさらに備え、第2の保持手段は、決定手段により決定されたクラスに対応する第1の予測係数または第2の予測係数を第3の演算手段に供給するようにすることができる。

【0011】

第1の予測係数は、入力データに対応する生徒信号としての第3のデータと、出力データに対応する教師信号としての第4のデータに基づき、クラス毎に演算された予測係数であるようにすることができる。

【 0 0 1 2 】

入力データは、コンポジット信号のデータであり、出力データは、コンポーネント信号のデータまたはコンポーネント信号のデータを変換方式で変換したデータであるようにすることができる。

【 0 0 1 3 】

外部より入力されたデータと、第 3 の演算手段により生成された出力データの一方を選択し、デコードするデコード手段をさらに備えるようにすることができる。

【 0 0 1 4 】

指示手段は、変換方式もさらに指示し、第 1 の演算手段は、指示手段により指示された変換方式に基づいて、第 1 の保持手段により保持されている第 1 の予測係数から第 2 の予測係数を演算するようにすることができる。

【 0 0 1 5 】

第 1 の演算手段は、変換方式に対応する変換式を保持し、指示手段により指示された変換方式に応じて、変換式を選択する第 3 の保持手段を備え、第 3 の保持手段により保持された変換式に基づいて、第 1 の予測係数から第 2 の予測係数を演算するようにすることができる。

【 0 0 1 6 】

第 3 の保持手段は、変換方式に対応する変換式として、直交変換に対応する変換式を保持するようにすることができる。

【 0 0 1 7 】

本発明のデータ処理方法は、保持されている、学習を行うことにより求められた第 1 の予測係数の変換を指示する指示ステップと、指示ステップの処理により変換が指示された場合、所定の変換方式に基づいて、保持されている第 1 の予測係数から第 2 の予測係数を演算する演算ステップとを含むことを特徴とする。

【 0 0 1 8 】

本発明の記録媒体のプログラムは、保持されている、学習を行うことにより求められた第 1 の予測係数の変換を指示する指示ステップと、指示ステップの処理により変換が指示された場合、所定の変換方式に基づいて、保持されている第 1

の予測係数から第2の予測係数を演算する演算ステップとを含むことを特徴とする。

【0019】

本発明のプログラムは、保持されている、学習を行うことにより求められた第1の予測係数の変換を指示する指示ステップと、指示ステップの処理により変換が指示された場合、所定の変換方式に基づいて、保持されている第1の予測係数から第2の予測係数を演算する演算ステップとをコンピュータに実行させることを特徴とする。

【0020】

本発明においては、学習を行うことにより求められた第1の予測係数の変換が指示された場合、所定の変換方式に基づいて、保持されている第1の予測係数から第2の予測係数が演算される。

【0021】

【発明の実施の形態】

以下、本発明の実施の形態について、図面を参照して説明する。図1は、本発明を適用した画像情報変換システムの構成を示している。この画像情報変換システムは、NTSC信号のコンポジット信号が入力される入力端子11、クラス分類適応処理回路12、輝度信号Y、色差信号R-Y、色差信号B-Yがそれぞれ出力される出力端子13A乃至15A、並びに、輝度信号Y、色差信号R-Y、色差信号B-Yをそれぞれ直交変換した信号T(Y)、T(R-Y)、T(B-Y)を出力する端子13B乃至15Bから構成されている。

【0022】

入力端子11から入力されたNTSC信号のコンポジット信号は、クラス分類適応処理回路12に供給され、輝度信号Y、色差信号R-Y、色差信号B-Yのコンポーネント信号に変換されるか、またはそのコンポーネント信号をさらに直交変換した直交変換信号T(Y)、T(R-Y)、T(B-Y)に変換される。それぞれの信号は、出力端子13A乃至15A、または出力端子13B乃至15Bから出力される。なお、出力端子13A乃至15Aと出力端子13B乃至15Bは共通としてもよい。

【 0 0 2 3 】

図 2 は、クラス分類適応処理回路 1 2 の構成例を示すブロック図である。入力されたコンポジット信号は、ブロック抽出部 3 1 とブロック抽出部 3 4 に供給される。ブロック抽出部 3 1 は、供給された信号から、予め指定されたブロックの画素データ（クラスタップ）を抽出し、画素位置モード出力部 3 2 に出力する。画素位置モード出力部 3 2 は、入力されたブロックの画素データ（クラスタップ）から、予測値を算出する画素位置のモード（クラス）を出力し、係数メモリ 3 3 に供給する。

【 0 0 2 4 】

種係数メモリ 3 6 は、種係数（その詳細は後述する）を予め記憶している。係数演算部 3 7 は、ユーザが指定部 3 8 を操作することで指定した変換方式に対応する変換方式選択信号に基づいて、種係数メモリ 3 6 から供給された種係数から予測係数を演算する。係数メモリ 3 3 は、係数演算部 3 7 により演算された係数を記憶する。係数メモリ 3 3 はまた、画素位置モード出力部 3 2 から画素位置モードが入力されると、画素位置モードに応じた予測係数を選択し、その係数を予測演算部 3 5 に供給する。

【 0 0 2 5 】

ブロック抽出部 3 4 は、入力されたコンポジット信号から、コンポーネント信号を予測生成するために必要なブロックの画素データ（以下、予測タップと称する）を抽出し、予測演算部 3 5 に出力する。

【 0 0 2 6 】

予測演算部 3 5 は、ブロック抽出部 3 4 から入力された予測タップと、係数メモリ 3 3 から入力された予測係数を用いて予測演算を行い、コンポーネント信号を出力するか、またはコンポーネント信号をさらに直交変換した信号（コンポーネント変換信号）を出力する。

【 0 0 2 7 】

クラス分類適応処理回路 1 2 の予測演算処理を、図 3 のフローチャートを参照して説明する。ステップ S 1 において、ブロック抽出部 3 4 は、コンポジット信号から予測タップを抽出する。ステップ S 2 において、ブロック抽出部 3 1 は、

コンポジット信号からクラスタップを抽出する。ステップ S 3 において、画素位置モード出力部 3 2 は、クラスタップから、予測値を算出する画素位置のモード（その詳細は、図 7 を参照して後述する）を決定する。ステップ S 4 において、予測演算部 3 5 は、画素位置モードに対応する予測係数を係数メモリ 3 3 から取得する。なお、このとき係数メモリ 3 3 には、図 1 0 と図 1 1 を参照して後述する予測係数演算処理を予め行なうことで、実際に使用される所定の予測係数が記憶されている。ステップ S 5 において、予測演算部 3 5 は、入力された予測係数と予測タップに基づいて、出力信号を予測演算し、処理を終了する。

【 0 0 2 8 】

図 4 は、種係数メモリ 3 6 に記憶される種係数を学習する学習装置 5 0 の構成例を示す。学習装置 5 0 には、輝度信号 Y、色差信号 R - Y、色差信号 B - Y からなる教師信号としてのコンポーネント信号が入力され、ブロック抽出部 5 1 と NTSC エンコーダ 5 2 に供給される。

【 0 0 2 9 】

ブロック抽出部 5 1 は、入力された教師信号から、予め指定されたブロック領域のデータを抽出し、ブロック内データ出力部 5 5 に出力する。

【 0 0 3 0 】

NTSC エンコーダ 5 2 は、入力された教師信号をエンコードして、生徒信号としての NTSC 信号のコンポジット信号を生成し、ブロック抽出部 5 3 とブロック抽出部 5 6 に出力する。ブロック抽出部 5 3 は、供給された生徒信号から、クラスタップを抽出し、画素位置モード出力部 5 4 に出力する。画素位置モード出力部 5 4 は、入力されたクラスタップから、画素位置モードを出力し、ブロック内データ出力部 5 5 と正規方程式生成部 5 7 に供給する。ブロック内データ出力部 5 5 は、画素位置モード出力部 5 4 から入力された画素位置モードに対応する、ブロック抽出部 5 1 から入力された教師信号の画素データを正規方程式生成部 5 7 に出力する。

【 0 0 3 1 】

ブロック抽出部 5 6 は、入力された生徒信号のブロックから、予測タップを抽出し、正規方程式生成部 5 7 に出力する。

【 0 0 3 2 】

正規方程式生成部 5 7 は、ブロック内データ出力部 5 5 から入力された教師信号の画素データと、ブロック抽出部 5 6 から入力された生徒信号の予測タップから、画素位置モード出力部 5 4 から入力された画素位置モード毎に、正規方程式を生成し、係数決定部 5 8 に出力する。係数決定部 5 8 は、供給された正規方程式から係数（種係数）を演算し、種係数を種係数メモリ 3 6 に記憶する。

【 0 0 3 3 】

学習装置 5 0 の種係数決定処理を、図 5 と図 6 のフローチャートを参照して詳細に説明する。ステップ S 3 1 において、ブロック抽出部 5 1 は、教師信号から所定のブロック（予め指定されたブロック）のデータを抽出する。ステップ S 3 2 において、NTSCエンコーダ 5 2 は、教師信号をエンコードし、NTSC方式のコンポジット信号（生徒信号）を生成する。ステップ S 3 3 において、ブロック抽出部 5 3 は、生徒信号（エンコードされた教師信号）からクラスタップを抽出する。ステップ S 3 4 において、画素位置モード出力部 5 4 は、クラスタップから画素位置モードを決定する。ステップ S 3 5 において、ブロック内データ出力部 5 5 は、ブロック抽出部 5 1 から供給された教師信号の所定のブロックのデータから、画素位置モードに対応する教師信号のブロックの画素データを抽出する。

【 0 0 3 4 】

ステップ S 3 6 において、ブロック抽出部 5 6 は、生徒信号から予測タップを抽出する。ステップ S 3 7 において、正規方程式生成部 5 7 は、予測タップと教師信号のブロックの画素データに基づいて、画素位置モード毎に正規方程式を生成する。ステップ S 3 8 において、係数決定部 5 8 は、正規方程式を演算し、種係数を決定する。ステップ S 3 9 において、係数決定部 5 8 は、決定した種係数を種係数メモリ 3 6 に記憶し、処理は終了する。

【 0 0 3 5 】

なお、この学習装置に基づく種係数の決定と、種係数メモリ 3 6 への記憶処理は、クラス分類適応処理回路 1 2 のメーカにより実行される。

【 0 0 3 6 】

例えば、図 7 A に示されるように、3 × 8 個の予測タップのブロック 7 2 から

、画素位置モードに対応する 1×8 個の教師信号のブロック 7 1 に対応する、図中×印が付されている位置の 1×8 個の画素を予測生成する場合、1つのブロックから予測生成する画素データは8つあるため、画素位置モードは8つ ($i = 1, 2, 3, \dots, 8$) 存在する。したがって、正規方程式は、以下の式によって8つ生成される。

【数 1】

$$y_i = \sum a_{ij} x_j \quad \dots (1)$$

【0 0 3 7】

なお、式 (1) において、図 7 B に示されるように、 y は教師信号の画素値であり、 x は予測タップの画素値である。また、 a は種係数である。 i ($i = 1, 2, 3, \dots, 8$) は、教師信号の画素を表し、 j ($j = 1, 2, 3, \dots, 24$) は、生徒信号の画素を表す。

【0 0 3 8】

このように、信号をブロック単位で区切り、ブロック毎に順次処理させることで、画素位置モードに応じた正規方程式が生成され、最終的に求まった正規方程式を解くことによって、種係数 a が決定される。なお、生成された正規方程式の数が種係数 a を求めるのに不十分である場合、例えば、最小 2 乗法を用いて正規方程式を解き、種係数 a が求められる。

【0 0 3 9】

ここで、 1×8 の教師信号のブロックに対して、アダマール変換が行われた例を図 8 に示す。教師信号のブロックの画素値 y_1 乃至 y_8 をアダマール変換した値が、 y_1' 乃至 y_8' である。 y_1' 乃至 y_8' は、以下の式で表される。

【数 2】

$$\begin{pmatrix} y'_1 \\ y'_2 \\ y'_3 \\ y'_4 \\ y'_5 \\ y'_6 \\ y'_7 \\ y'_8 \end{pmatrix} = \frac{1}{\sqrt{8}} \begin{pmatrix} 1 & 1 & 1 & 1 & 1 & 1 & 1 & 1 \\ 1 & 1 & 1 & 1 & -1 & -1 & -1 & -1 \\ 1 & 1 & -1 & -1 & -1 & -1 & 1 & 1 \\ 1 & 1 & -1 & -1 & 1 & 1 & -1 & -1 \\ 1 & -1 & -1 & 1 & 1 & -1 & -1 & 1 \\ 1 & -1 & -1 & 1 & -1 & 1 & 1 & -1 \\ 1 & -1 & 1 & -1 & -1 & 1 & -1 & 1 \\ 1 & -1 & 1 & -1 & 1 & -1 & 1 & -1 \end{pmatrix} \begin{pmatrix} y_1 \\ y_2 \\ y_3 \\ y_4 \\ y_5 \\ y_6 \\ y_7 \\ y_8 \end{pmatrix} \quad \dots (2)$$

【0 0 4 0】

また、 1×8 の教師信号のブロックに対して、DCTが行われた例を図 9 に示す。
教師信号のブロックの画素値 y_1 乃至 y_8 を DCT した値が、 y_1'' 乃至 y_8'' である。
 y_1'' 乃至 y_8'' は、以下の式で表される。

【数 3】

$$\begin{pmatrix} y''_1 \\ y''_2 \\ y''_3 \\ y''_4 \\ y''_5 \\ y''_6 \\ y''_7 \\ y''_8 \end{pmatrix} = C(i, j) \begin{pmatrix} y_1 \\ y_2 \\ y_3 \\ y_4 \\ y_5 \\ y_6 \\ y_7 \\ y_8 \end{pmatrix} \quad \dots (3)$$

【0 0 4 1】

なお、式 (3) において、 $C(i, j)$ は、 i と j が、それぞれ、1, 2, 3, ..., 8 の 8×8 の行列であり、
 $j = 1$ ではない場合、

【数 4】

$$C(i, j) = \frac{1}{2} \cos \frac{(2i-1)(j-1)\pi}{16} \quad \dots (4)$$

で表され、

$j = 1$ の場合、

【数 5】

$$C(i, j) = \frac{1}{2\sqrt{2}} \quad \dots (5)$$

で表される。

【0 0 4 2】

このように、変換方式がアダマール変換やDCT等の直交変換である場合、式（2）と式（3）に示されるように、教師信号のブロックの画素値 y_1 乃至 y_8 の変換信号（アダマール変換した信号 y_1' 乃至 y_8' またはDCTした信号 y_1'' 乃至 y_8'' ）が、教師信号の画素値 y_1 乃至 y_8 の線形和で表されるので、教師信号のブロックの画素値 y_1 乃至 y_8 の予測係数から、変換後の教師信号（いまの場合、 y_1' 乃至 y_8' または y_1'' 乃至 y_8'' ）の予測係数を求めることができる。

【0 0 4 3】

即ち、図 8 に示されるように、教師信号のブロックの画素値 y_1 乃至 y_8 をアダマール変換した値を、 y_1' 乃至 y_8' とした場合、例えば、 y_1' は、以下の式で表される。

【数 6】

$$y_1' = \frac{1}{\sqrt{8}} (y_1 + y_2 + y_3 + y_4 + y_5 + y_6 + y_7 + y_8) \quad \dots (6)$$

【0 0 4 4】

したがって、 y_1' の予測係数は、所定の 1 つの生徒信号の y_1 予測時の種係数を a 、同様に y_2 予測時の種係数を b 、 y_3 予測時の種係数を c 、 y_4 予測時の種係数を d 、 y_5 予測時の種係数を e 、 y_6 予測時の種係数を f 、 y_7 予測時の種係数を g 、 y_8 予測時の種係数を h とした時、以下の式で表される。

【数 7】

$$\frac{1}{\sqrt{8}} (a + b + c + d + e + f + g + h) \quad \dots (7)$$

【0 0 4 5】

式(7)と同様に、式(2)より、 y_2' 乃至 y_8' の予測係数も演算すると、所定の1つの生徒信号の y_1' 乃至 y_8' 予測時の予測係数 a' 乃至 h' は、 y_1 乃至 y_8 予測時の予測係数 a 乃至 h を用いて、以下の式で表される。

【数8】

$$\begin{pmatrix} a' \\ b' \\ c' \\ d' \\ e' \\ f' \\ g' \\ h' \end{pmatrix} = \frac{1}{\sqrt{8}} \begin{pmatrix} 1 & 1 & 1 & 1 & 1 & 1 & 1 & 1 \\ 1 & 1 & 1 & 1 & -1 & -1 & -1 & -1 \\ 1 & 1 & -1 & -1 & -1 & -1 & 1 & 1 \\ 1 & 1 & -1 & -1 & 1 & 1 & -1 & -1 \\ 1 & -1 & -1 & 1 & 1 & -1 & -1 & 1 \\ 1 & -1 & -1 & 1 & -1 & 1 & 1 & -1 \\ 1 & -1 & 1 & -1 & -1 & 1 & -1 & 1 \\ 1 & -1 & 1 & -1 & 1 & -1 & 1 & -1 \end{pmatrix} \begin{pmatrix} a \\ b \\ c \\ d \\ e \\ f \\ g \\ h \end{pmatrix} \quad \dots (8)$$

【0046】

また、図9に示されるように、教師信号のブロックの画素値 y_1 乃至 y_8 にDCTをした値を、 y_1'' 乃至 y_8'' とした場合、所定の1つの生徒信号の y_1'' 乃至 y_8'' 予測時の予測係数 a'' 乃至 h'' は、 y_1 乃至 y_8 予測時の予測係数 a 乃至 h を用いて、以下の式で表される。

【数9】

$$\begin{pmatrix} a'' \\ b'' \\ c'' \\ d'' \\ e'' \\ f'' \\ g'' \\ h'' \end{pmatrix} = C(i, j) \begin{pmatrix} a \\ b \\ c \\ d \\ e \\ f \\ g \\ h \end{pmatrix} \quad \dots (9)$$

なお、式(9)において、 $C(i, j)$ は、 i と j が、それぞれ、1, 2, 3, ... 8の 8×8 の行列であり、 $j = 1$ ではない場合、

【数 1 0】

$$C(i, j) = \frac{1}{2} \cos \frac{(2i-1)(j-1)\pi}{16} \quad \dots (10)$$

で表され、 $j = 1$ の場合、

【数 1 1】

$$C(i, j) = \frac{1}{2\sqrt{2}} \quad \dots (11)$$

で表される。

【0 0 4 7】

したがって、図 2 のクラス分類適応処理回路 1 2 の係数演算部 3 7 を、図 1 0 に示されるような構成にすることにより、種係数から、入力信号を予測演算するための係数（予測係数）を求めることができる。なお、変換行列メモリ 9 1 には、予め各種変換を行う変換行列が記憶されている。例えば、上述した式（8）のアダマール変換のための変換行列、または、式（9）の DCT のための変換行列が記憶されている。

【0 0 4 8】

即ち、ユーザが指定部 3 8 を操作することで指定した変換方式選択信号が変換行列メモリ 9 1 に入力されると、変換行列メモリは、記憶した変換行列から、変換方式選択信号に応じた変換行列を選択し、演算部 9 2 に出力する。また、種係数メモリ 3 6 は、学習装置 5 0 で決定され、記憶された種係数を演算部 9 2 に出力する。

【0 0 4 9】

演算部 9 2 は、入力された変換行列と種係数に基づいて、予測係数を演算し、係数メモリ 3 3 に出力する。

【0 0 5 0】

以上においては、学習装置 5 0 がコンポーネント信号（教師信号）の Y 信号の場合の種係数を求める場合について説明したが、同様の処理によって、コンポーネント信号の色差信号 $R - Y$ 、 $B - Y$ の種係数も求めることができる。

【0 0 5 1】

なお、変換行列メモリ 9 1 に記憶されている変換行列が 1 種類である場合には、指定部 3 8 から出力される変換方式選択信号は、その変換行列を使用するのか、または使用しないのかを選択する信号となる。

【 0 0 5 2 】

係数演算部 3 7 の予測係数演算処理を、図 1 1 のフローチャートを参照して詳細に説明する。この処理は、図 3 の予測演算処理を実行する前に、ユーザの指示に基づいて実行される。

【 0 0 5 3 】

即ち、ユーザは、複数の変換方式のうちのいずれを使用するのかを、指定部 3 8 を操作して指定する。そこで、ステップ S 5 1 において、変換行列メモリ 9 1 は、ユーザの操作に基づいて、指定部 3 8 から変換方式選択信号が入力されたか否かを判定する。変換方式選択信号が入力されたと判定された場合、変換行列メモリ 9 1 は、処理をステップ S 5 2 に進め、変換方式選択信号に基づいて、記憶されている変換行列から所定の変換行列を選択する。これにより、例えば、アダマール変換のための変換行列（式（8））、または、DCTのための変換行列（式（9））が選択される。

【 0 0 5 4 】

ステップ S 5 3 において、演算部 9 2 は、種係数メモリ 3 6 から種係数を取得する。ステップ S 5 4 において、演算部 9 2 は、選択された変換行列と取得された種係数に基づいて、予測係数を演算する。これにより、種係数メモリ 3 6 から読み出された種係数 a 乃至 h から、例えば、アダマール変換のための変換行列が選択されている場合、式（8）に基づいて、係数 a' 乃至 h' が演算され、DCTのための変換行列が選択されている場合、式（9）に基づいて、係数 a'' 乃至 h'' が演算される。ステップ S 5 5 において、演算部 9 2 は、演算された予測係数を係数メモリ 3 3 に記憶する。

【 0 0 5 5 】

ステップ S 5 1 において、変換方式選択信号が入力されていないと判定された場合、変換が指示されていないので、変換行列メモリ 9 1 は、処理をステップ S 5 5 に進め、種係数をそのまま係数メモリ 3 3 に記憶する。

【 0 0 5 6 】

このようにして、係数メモリ 3 3 に記憶された予測係数を用いて、図 3 のフローチャートを参照して説明した予測演算処理が行なわれる。その結果、変換方式が選択されていなければ、図 1 の出力端子 1 3 A 乃至 1 5 A から、NTSC 信号の輝度信号 Y、色差信号 R - Y、色差信号 B - Y のコンポーネント信号が出力される。例えば、アダマール変換のための変換行列が選択されている場合には、コンポーネント信号をアダマール変換した変換信号 $T(Y)$ 、 $T(R - Y)$ 、 $T(B - Y)$ が、出力端子 1 3 B 乃至 1 5 B から出力され、DCT のための変換行列が選択されている場合には、コンポーネント信号を DCT した変換信号 $T(Y)$ 、 $T(R - Y)$ 、 $T(B - Y)$ が、出力端子 1 3 B 乃至 1 5 B から出力される。

【 0 0 5 7 】

このように、本発明においては、種係数に基づいて、コンポジット信号をコンポーネント信号に変換するか、またはコンポーネント信号をさらに直交変換を施した信号に、直接変換することができる。また、変換方式毎に予測係数を学習する必要がないので、全ての変換方式の異なる予測係数を記憶しておく場合に比べて、予測係数を記憶するメモリの容量を小さくすることができる。さらに、変換行列メモリ 9 1 の変換行列を変更するだけで、異なる変換方式の予測係数が得られるように、簡単に変更することができる。

【 0 0 5 8 】

なお、変換行列メモリ 9 1 は、記憶させる変換行列の内容を変更できるように、外部から書き換え可能なメモリにしてもよい。

【 0 0 5 9 】

また、上述の説明では、予測タップを 3×8 個のブロックに区切り、教師信号を 1×8 個のブロックに区切ったが、ブロックの区切り方は任意の形状でよい。

【 0 0 6 0 】

さらに、上述の説明では、NTSC 信号を、輝度信号 Y、色差信号 R - Y、色差信号 B - Y のコンポーネント信号に対し、アダマール変換や DCT 等の直交変換を行った信号に直接変換したが、学習装置で学習する際に、教師信号のブロックと生徒信号のブロックが 1 対 1 に対応し、かつ各々のブロックが他のブロックと独立

の関係にあれば、NTSC信号や映像信号だけでなく任意の信号を対象としてもよい。

【 0 0 6 1 】

上述したクラス分類適応処理回路 1 2 にデコーダを設けた画像情報変換装置の構成例を図 1 2 のブロック図に示す。この画像情報変換装置は、例えば、テレビジョン受像機として構成される。

【 0 0 6 2 】

画像情報変換装置において、NTSC信号のコンポジット信号は、クラス分類適応処理回路 1 2 に入力される。クラス分類適応処理回路 1 2 は、入力されたNTSC信号をDCTが行われたコンポーネント信号に直接変換し、MPEGデコーダ 1 2 1 に出力する。MPEGデコーダ 1 2 1 は、入力されたDCTが行われたコンポーネント信号をデコードし、コンポーネント信号を出力する。

【 0 0 6 3 】

一方、この画像情報変換装置において、MPEG信号はMPEGデコーダ 1 2 1 に直接供給される。MPEGデコーダ 1 2 1 は、MPEG信号をデコードして、コンポーネント信号を出力する。

【 0 0 6 4 】

このように、本発明のデータ処理装置にデコーダを設けることにより、様々な方式でエンコードされた信号を 1 つのデコーダで処理することができる。

【 0 0 6 5 】

なお、上述した例では、MPEG信号を用いたが、アダマール変換された信号等の他の信号とNTSC信号がともに入力される画像情報変換装置にも用いることができる。この場合、MPEGデコーダ 1 2 1 の代わりに、例えば、アダマール変換の逆変換を行うデコーダが用いられる。

【 0 0 6 6 】

上述した一連の処理は、ハードウェアにより行うこともできるし、ソフトウェアにより行うこともできる。一連の処理をソフトウェアによって行う場合には、そのソフトウェアを構成するプログラムが、汎用のコンピュータ等にインストールされる。

【0067】

図13は、上述した一連の処理を実行するプログラムがインストールされるコンピュータ201の一実施の形態の構成例を示している。

【0068】

コンピュータ201は、CPU (Central Processing Unit) 202を内蔵している。CPU202にはバス205を介して、入出力インターフェース206が接続されている。バス205には、ROM(Read Only Memory) 203およびRAM(Random Access Memory) 204が接続されている。

【0069】

入出力インターフェース206には、ユーザが操作するキーボード、マウス、スキャナ、マイクロホン等の入力デバイスで構成される入力部207、ディスプレイ、スピーカ、プリンタ、プロッタ等の出力デバイスで構成される出力部208が接続されている。また、入出力インターフェース206には、プログラムや各種データを格納するハードディスクドライブ等よりなる記憶部209、およびインターネットを含む各種のネットワークを介してデータを通信する通信部210が接続される。

【0070】

さらに、入出力インターフェース206には、リムーバブルメモリ212などの記録媒体に対してデータを読み書きするドライブ211が必要に応じて接続される。

【0071】

このコンピュータ201に本発明を適用した画像情報変換装置としての動作を実行させる画像情報変換プログラムは、リムーバブルメモリ212に格納された状態でコンピュータ201に供給され、ドライブ211によって読み出されて、記憶部209に内蔵されるハードディスクドライブにインストールされる。記憶部209にインストールされた情報処理プログラムは、入力部207に入力されるユーザからのコマンドに対応するCPU202の指令によって、記憶部209からRAM204にロードされて実行される。

【0072】

この記録媒体は、図 1 3 に示されるように、装置本体とは別に、ユーザにプログラムを提供するために配布される、プログラムが記録されているリムーバブルメモリ 2 1 2 などよりなるパッケージメディアにより構成されるだけでなく、装置本体に予め組み込まれた状態でユーザに提供される、プログラムが記録されている ROM 2 0 3 や記憶部 2 0 9 に含まれるハードディスクなどで構成される。

【 0 0 7 3 】

本明細書において、コンピュータに各種の処理を行わせるためのプログラムを記述する処理ステップは、必ずしもフローチャートとして記載された順序に沿って時系列に処理する必要はなく、並列的あるいは個別に実行される処理（例えば、並列処理あるいはオブジェクトによる処理）も含むものである。

【 0 0 7 4 】

【発明の効果】

以上のように、本発明によれば、入力データを他の形式のデータに変換することができる。特に複数の形式のデータのいずれかに、簡単に変換することができる。また、変換する形式の変更が容易となる。さらに、複数の方式でエンコードされた信号を 1 つのデコーダで処理することができる。

【図面の簡単な説明】

【図 1】

本発明を適用した画像情報変換システムの構成例を示す図である。

【図 2】

図 1 のクラス分類適応処理回路の構成例を示すブロック図である。

【図 3】

図 2 のクラス分類適応処理回路の予測演算処理を説明するフローチャートである。

【図 4】

学習装置の構成例を示すブロック図である。

【図 5】

図 4 の学習装置の種係数決定処理を説明するフローチャートである。

【図 6】

図 4 の学習装置の種係数決定処理を説明するフローチャートである。

【図 7】

教師信号のブロックと予測タップの構成を示す図である。

【図 8】

教師信号のブロックとアダマール変換後のブロックの構成を示す図である。

【図 9】

教師信号のブロックとDCT後のブロックの構成を示す図である。

【図 1 0】

図 2 の係数演算部の構成を示すブロック図である。

【図 1 1】

図 1 0 の係数演算部の予測係数演算処理を説明するフローチャートである。

【図 1 2】

画像情報変換装置の構成を示すブロック図である。

【図 1 3】

本発明を適用したコンピュータの一実施の形態の構成例を示すブロック図である。

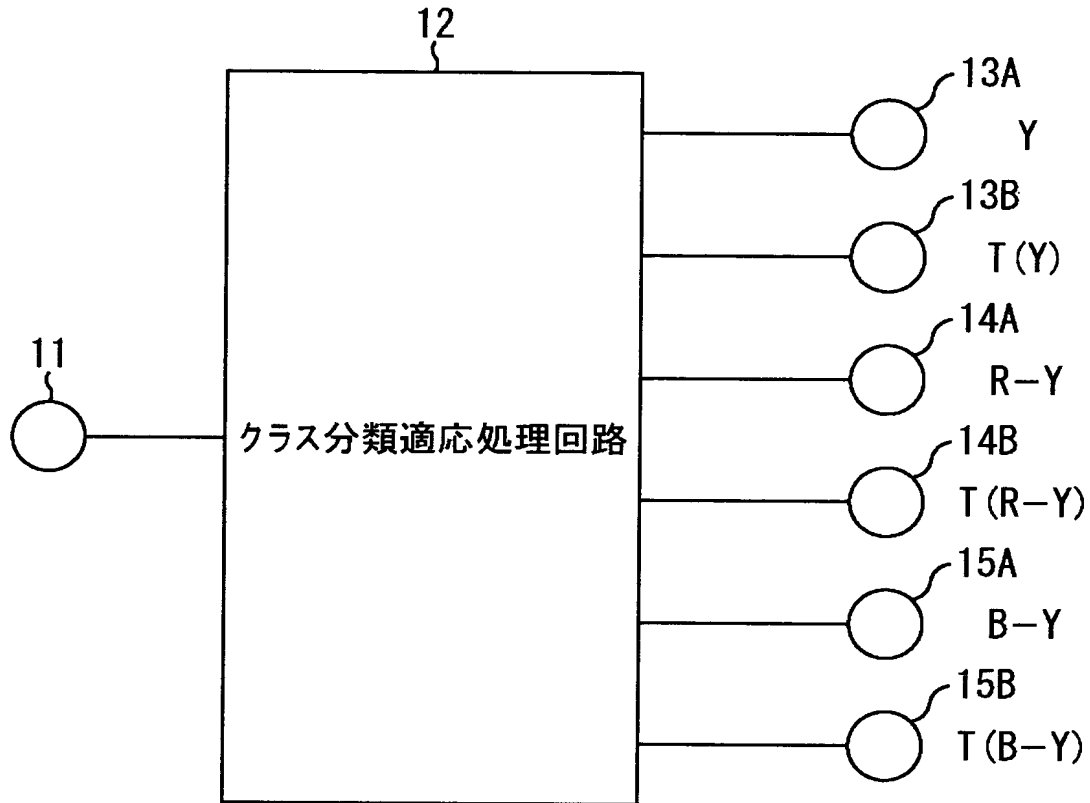
【符号の説明】

1 1 入力端子, 1 2 クラス分類適応処理回路, 1 3 乃至 1 5 出力端子, 3 1 ブロック抽出部, 3 2 画素位置モード出力部, 3 3 係数メモリ, 3 4 ブロック抽出部, 3 5 予測演算部, 3 6 種係数メモリ, 3 7 係数演算部, 3 8 指定部, 5 0 学習装置, 5 1 ブロック抽出部, 5 2 NTSCエンコーダ, 5 3 ブロック抽出部, 5 4 画素位置モード出力部, 5 5 ブロック内データ出力部, 5 6 ブロック抽出部, 5 7 正規方程式生成部, 5 8 係数決定部, 9 1 変換行列メモリ, 9 2 演算部, 1 2 1 MPEGデコーダ, 2 0 1 コンピュータ, 2 0 2 CPU, 2 0 3 ROM, 2 0 4 RAM, 2 0 5 バス, 2 0 6 入出力インターフェース, 2 0 7 入力部, 2 0 8 出力部, 2 0 9 記憶部, 2 1 0 通信部

【書類名】 図面

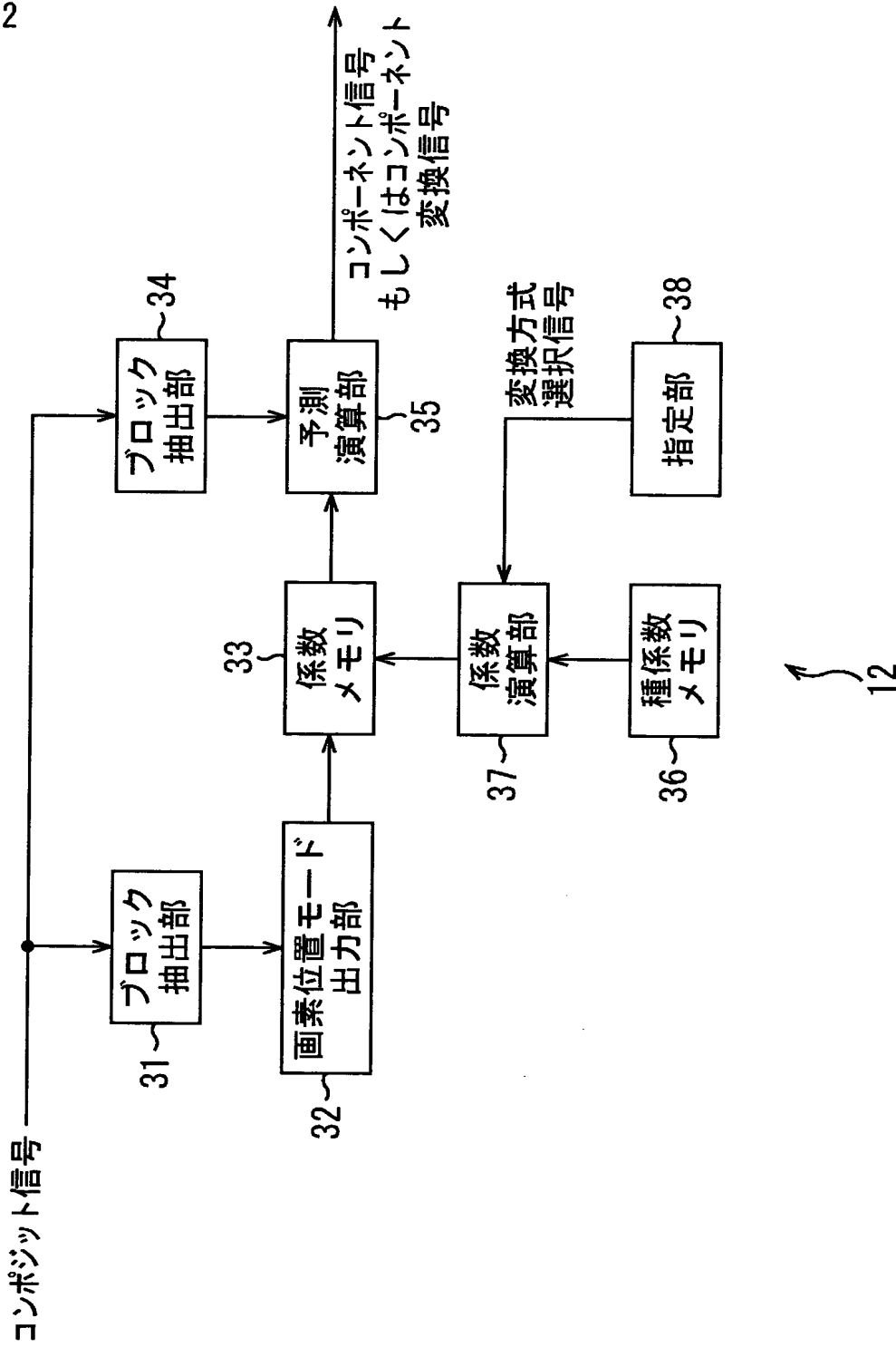
【図 1】

図1



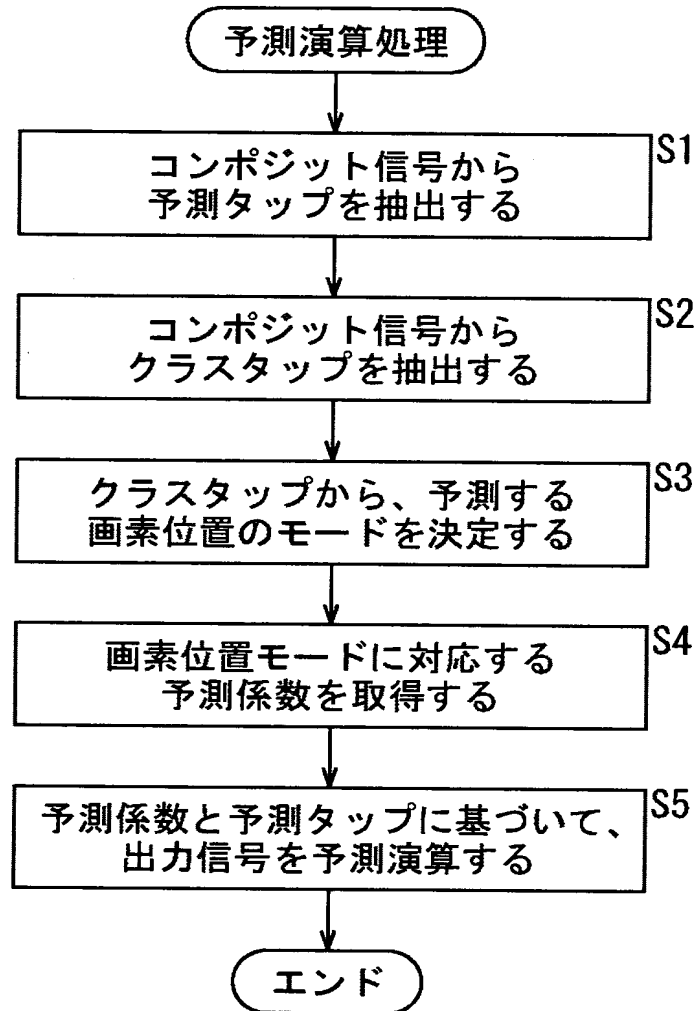
【図 2】

図2



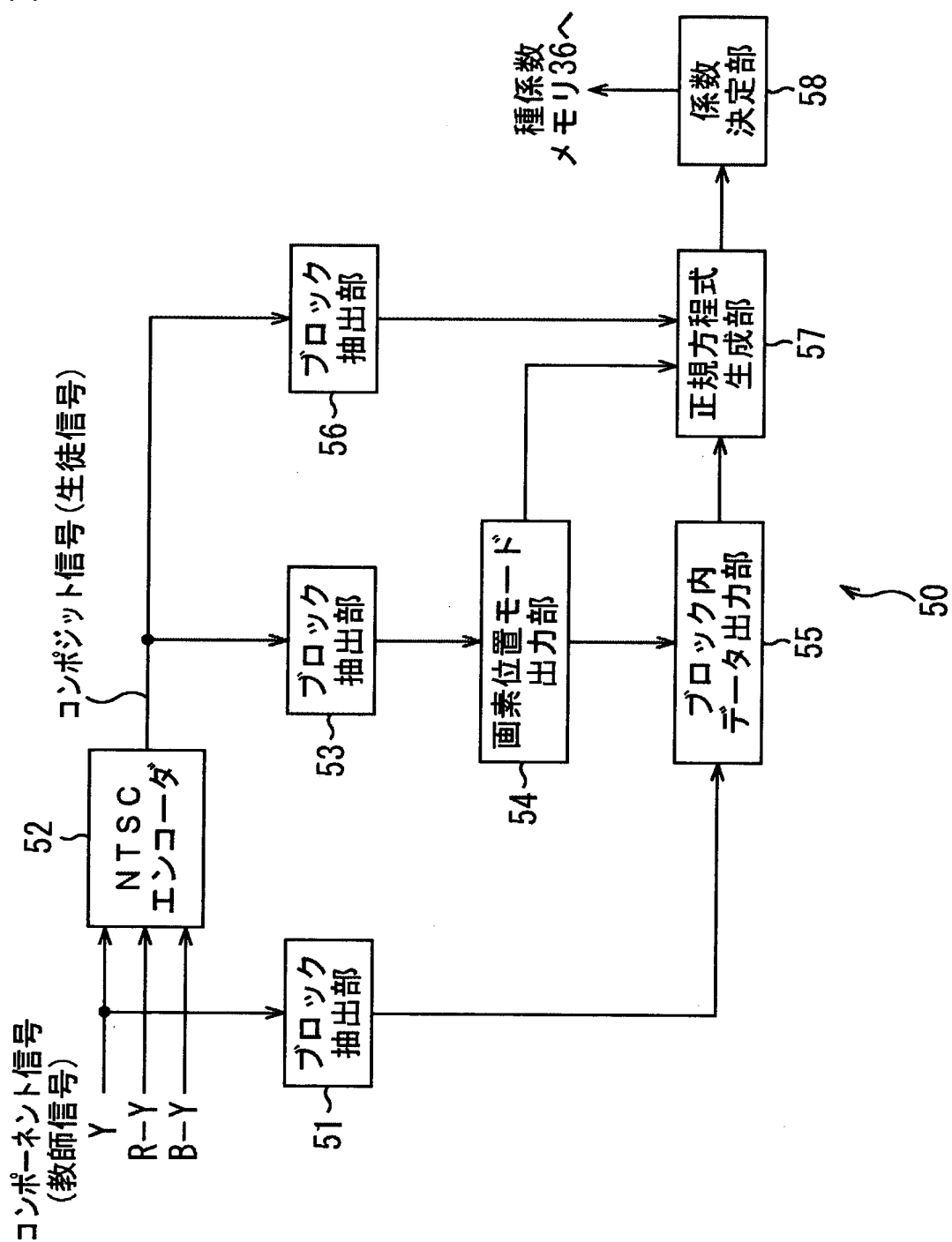
【図 3】

図3



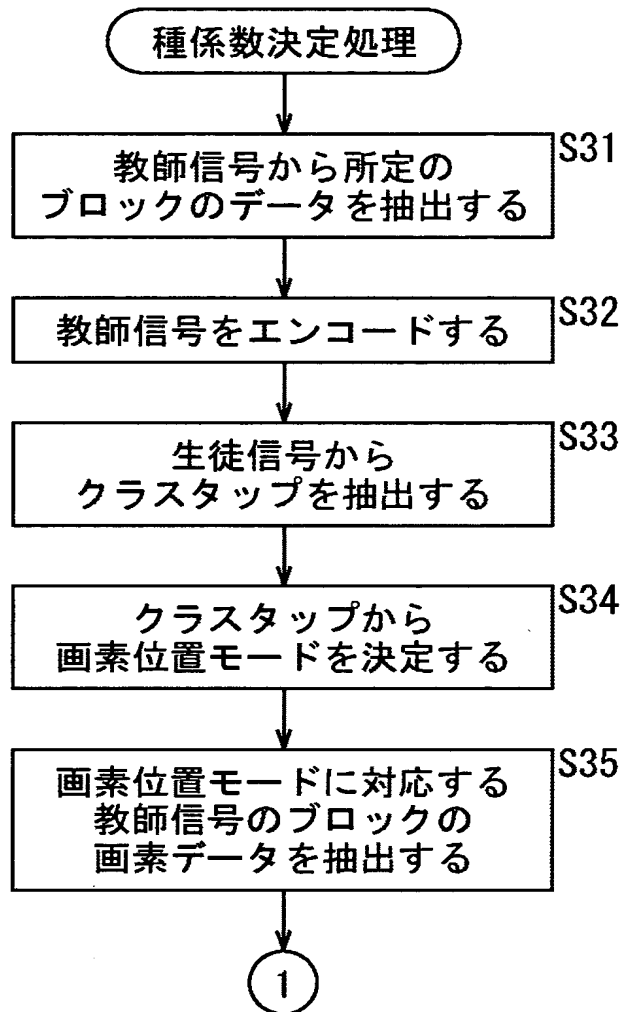
【図4】

図4



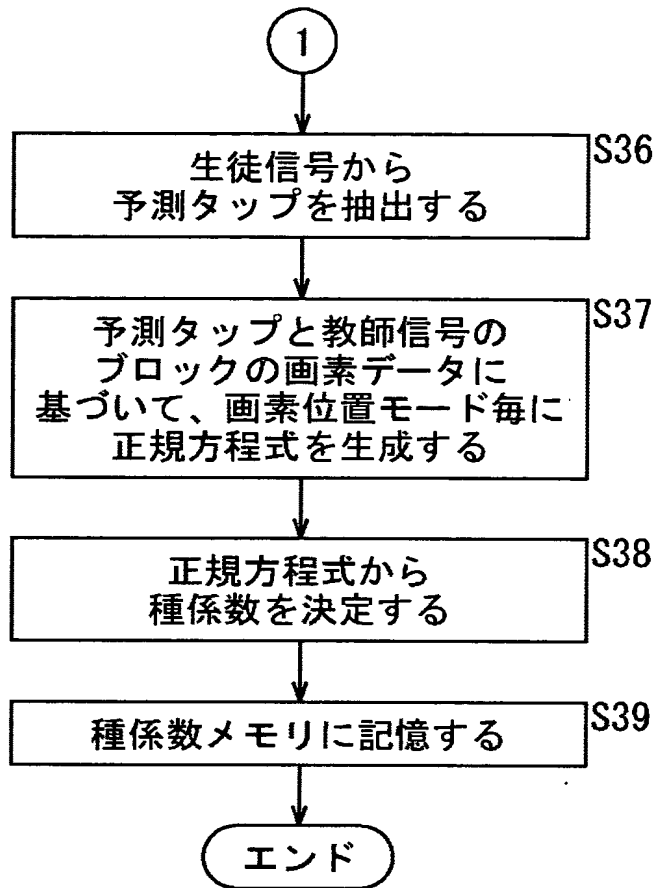
【図 5】

図5



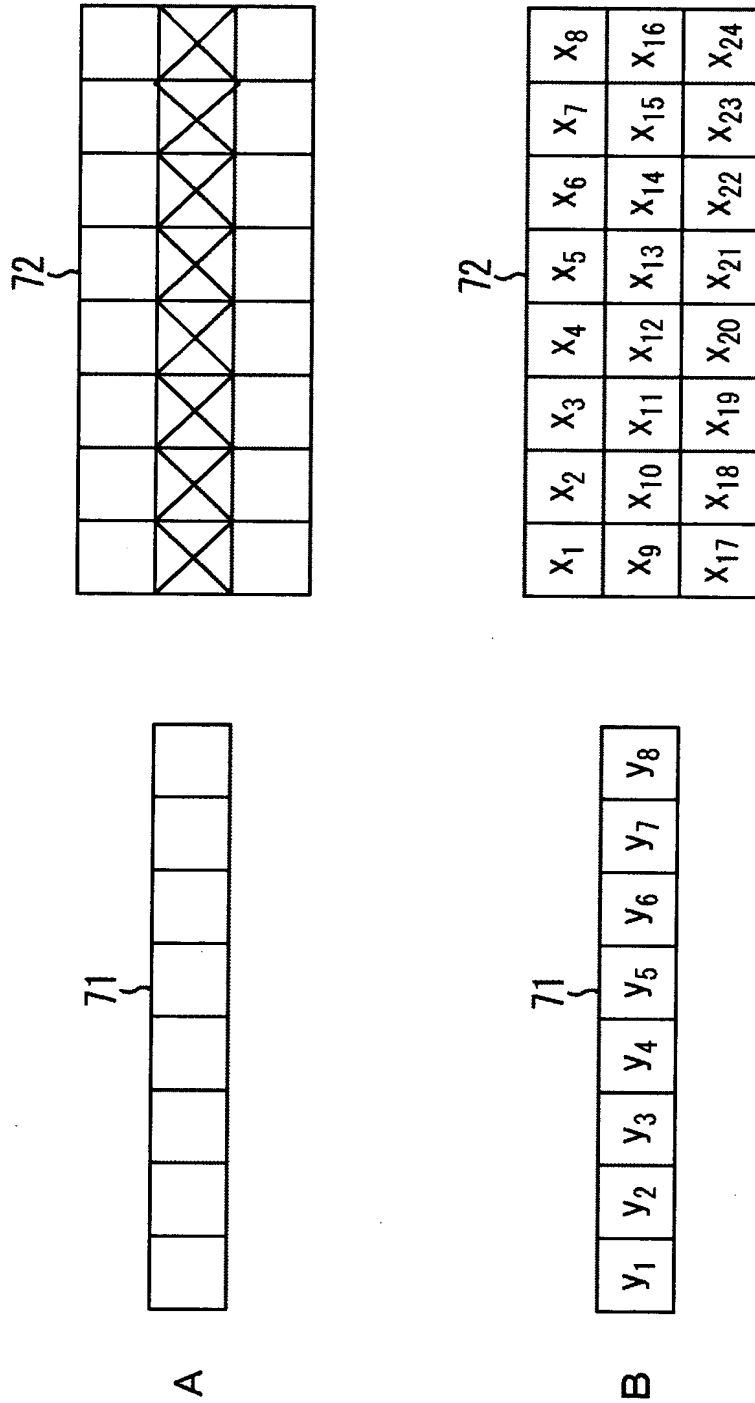
【図 6】

図6



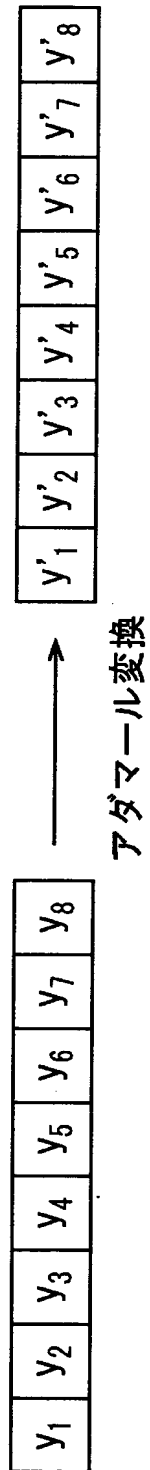
【図 7】

図 7



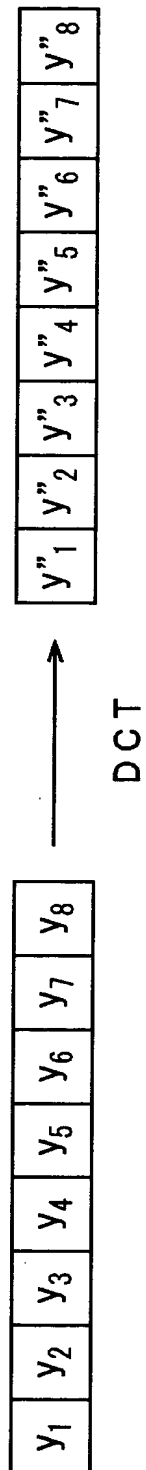
【図 8】

図 8



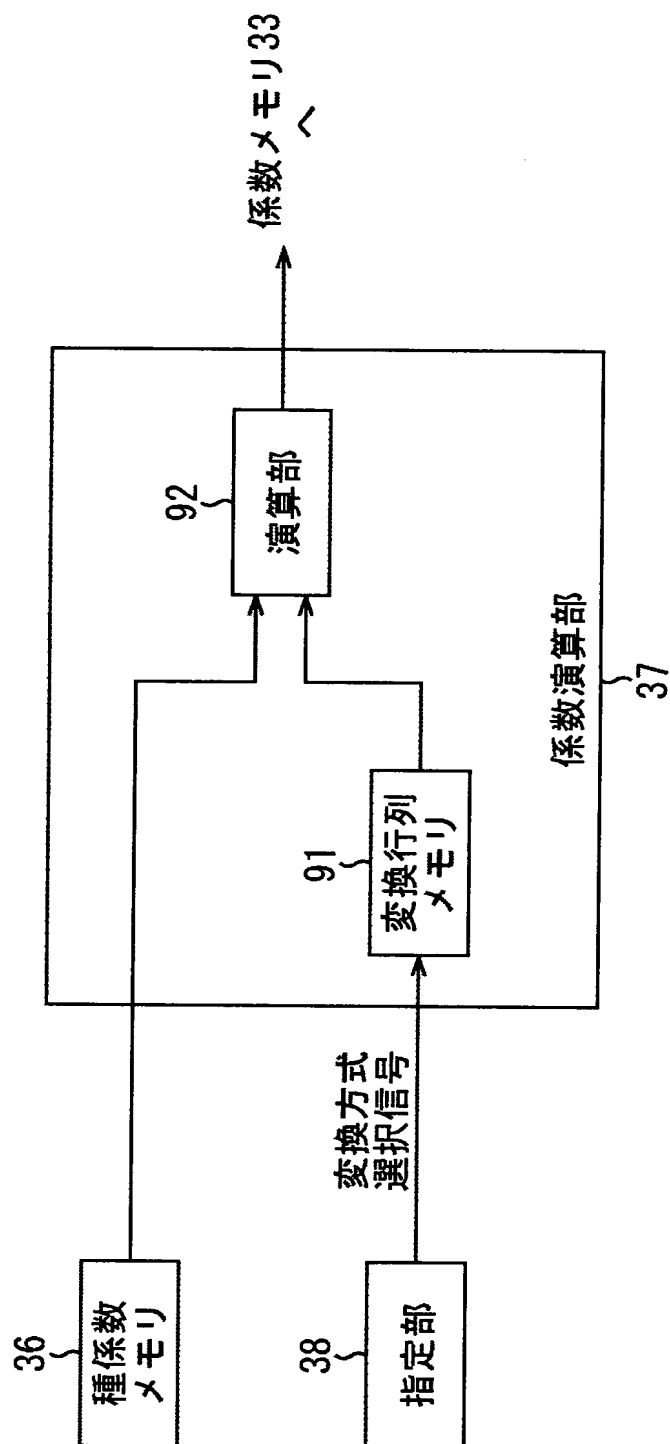
【図 9】

図 9



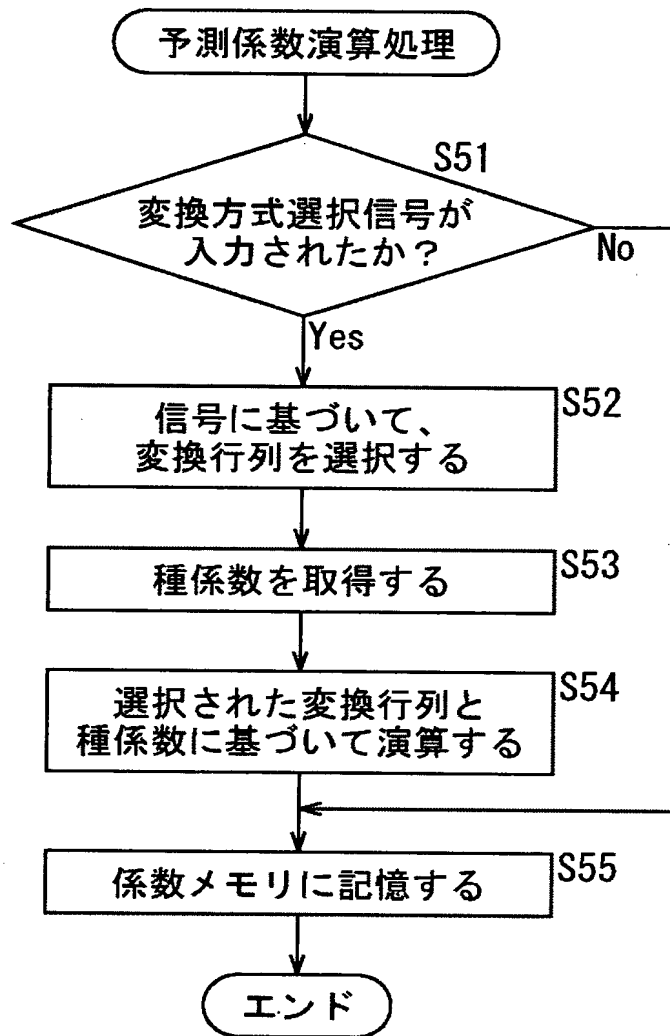
【図 1 0】

図10



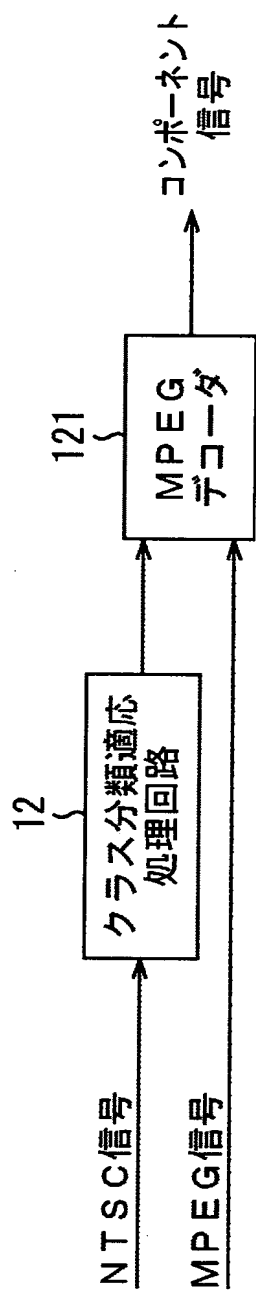
【図 1 1】

図11



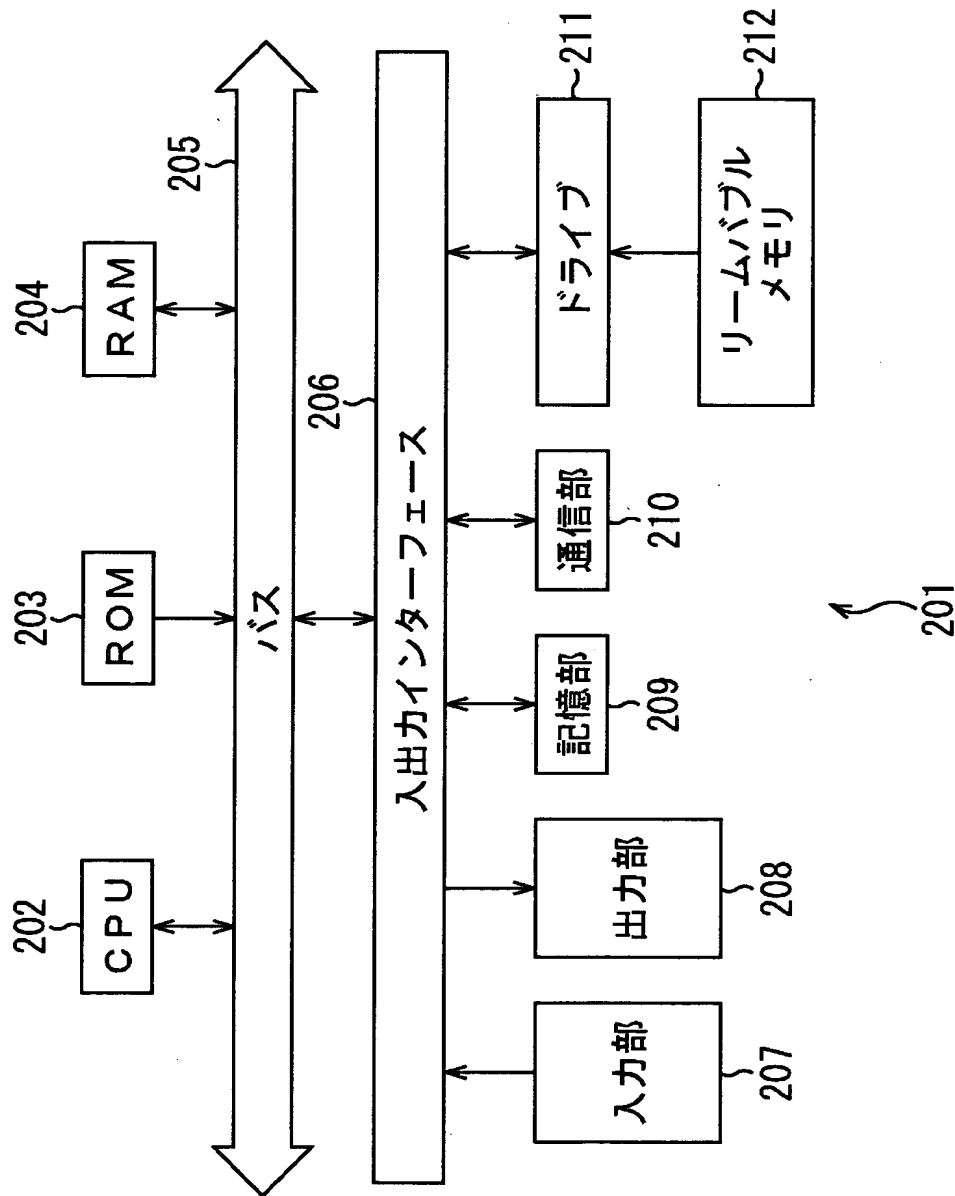
【図 1 2】

図12



【図 1 3】

図13



【書類名】 要約書

【要約】

【課題】 入力データを他の形式のデータに変換した後、さらに直交変換が施された信号に変換することができるようにする。

【解決手段】 ブロック抽出部 3 1 は、コンポジット信号からクラスタップを抽出する。画素位置モード出力部 3 2 は、抽出されたクラスタップから画素位置モードを決定し、係数メモリ 3 3 に出力する。係数演算部 3 7 は、種係数メモリ 3 6 から種係数を取得し、指定部 3 8 から入力された変換方式選択信号に基づいて予測係数を演算して、係数メモリ 3 3 に記憶する。係数メモリ 3 3 は、画素位置モードに対応する予測係数を予測演算部 3 5 に供給する。ブロック抽出部 3 4 は、コンポジット信号から予測タップを抽出し、予測演算部 3 5 に出力する。予測演算部 3 5 は、予測タップと予測係数に基づいて、コンポーネント信号、またはコンポーネント変換信号を出力する。本発明は、テレビジョン受像機に適用することができる。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都品川区北品川6丁目7番35号

氏 名 ソニー株式会社